NOWY ELEKTRONIK

11/92

nr ind. 367141

miesięcznik elektroników cena 9500 zł

SPIS TREŚCI

Kalendarz mikroprocesorowy

Bardzo często w systemach mikroprocesorowych pracujących w czasie rzeczywistym zachodzi konieczność zliczania czasu, dni, miesięcy i lat. Te systemy, które nie posiadają wyspecjalizowanych układów czasowych prowadzących typowy kalendarz godzinowy zmuszone są do stworzenia zegara czasu rzeczywistego odmierzającego sekundy, godziny, dni, dni tygodnia, miesiące i lata, wykorzystując zarówno hardware jak i software. Sprzętowo problem rozwiązuje się w ten sposób, że w systemie mikroprocesorowym jeden z timerów (np. 8253) zostaje zaprogramowany na generowanie sygnału co 1 s. Sygnał ten jest doprowadzony do jednego z wejść przerwaniowych procesora (np. dla procesora Z80 do wejścia NMI). Procesor z chwilą aktywnego zbocza sygnału NMI przechodzi do programu obsługi przerwania. W programie tym w sposób softwarowy realizowany jest pomiar czasu, dni, miesięcy, lat.

Dla opisywanego przypadku sygnał 1 s generuje timer 8253. Sygnał ten doprowadzony jest do wejścia NMI procesora. Program obsługi tego przerwania zachowuje stan rejestrów i wskaźników na stosie by po powrocie z obsługi przerwania NMI wrócić do "normalnej" pracy systemu.

Odmierzanie czasu polegać będzie na zwiększaniu licznika sekund, minut, godzin, dni, miesięcy, lat w komórkach pamięci o adresach:

ADR SEK - w komórce pamięci o tym adresie znajduje się licznik sekund
ADR MIN - licznik minut
ADR GODZ - licznik godzin
ADR DZIEŃ - licznik dni
ADR MIESIĄC - licznik miesięcy
ADR ROK - licznik lat

przy czym komórki te są kolejnymi komórkami w pamięci systemu mikroprocesorowego.

Mikroprocesor co 1 s będzie obsługiwał program obsługi przerwania NMI:

```
0066:   PUSH AF
        PUSH BC
        PUSH HL
        PUSH DE          -zachowaj na stosie AF, BC, HL, DE
        LD HL, ADR SEK   - do rejestru H i L ADR SEK
        INR (HL)         -zwiększ licznik sekund o jeden
        LD A, (HL)       -licznik sekund prześlij do akumulatora
        CP 3C (czy 60s?) -czy licznik osiągnął 60s?
        JP Z DALEJ       -jeśli tak, to skocz do etykiety DALEJ
        POP DE           - jeśli nie, to odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN             - powróć z przerwania NMI

DALEJ:  LD (HL), 00      - do licznika sekund wpisz 00
        INR HL           - w rej. H i L adres licznika minut
        INR (HL)         -zwiększ licznik minut o jeden
        LD A, (HL)       -licznik minut prześlij do akumul.
        CP 3C (czy 60min?) -czy licznik osiągnął 60 min ?
        JP Z DALEJ 1     -jeśli tak, to skocz do etykiety DALEJ 1
        POP DE           -jeśli nie, to odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN             -powróć z obsługi przerwania NMI

Dalej 1: LD (HL), 00     -do licznika minut wpisz 00
        INR HL           -w rej. H i L adres licznika godzin
        INR (HL)         -zwiększ licznik godzin o jeden
        LD A, (HL)       -licznik godzin prześlij do akumulatora
        CP 18 (czy 24h?) -czy licznik godzin osiągnął 24 h ?
        JP Z DALEJ 2     -jeśli tak, to skocz do etykiety DALEJ 2
        POP DE           -jeśli nie, to odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC

        POP AF
        RETN             -powróć z przerwania NMI
```


Skład - P.W. "ARTCOM"
Wydawca - P.W. "ARTCOM"
Druk - Grudziądzkie Zakłady Graficzne im W.Kulerskiego w Grudziądzu, pl. Wolności 5

Adres Redakcji

P.W. "ARTCOM", Redakcja NOWEGO ELEKTRONIKA, skr. poczt. 100, 82-300 Elbląg 1, tel. 418-84 wew. 32

Redaguje zespół: J. Ryszard Świątkowski - red. naczelny, Janusz Romanowski, Jarosław Bereda, Wiesława Oleszczuk, Dariusz Mickiewicz, Janusz Mikowicz

Stali współpracownicy:

Bieńkowski Dariusz, Dąbrowski Witold, Krzysztofek Robert, Pędzik Zbigniew, Szczęśniewicz Sławomir, Rode Aleksander.

Redakcja zastrzega sobie prawo skracania i korekty nadesłanych artykułów

```
DALEJ 2:LD (HL),00 -do licznika godzin wpisz 00
        INR HL
        INR HL      -w rej. H i L adres licznika miesięcy
        LD A, (HL)  -licznik miesięcy prześlij do akumulatora
        CP 01       -czy styczeń ?
        JP Z 31dni  -jeśli tak, to skocz do etykiety 31 dni
        CP 02       -czy luty ?
        JP Z 28dni  -jeśli tak, to skocz do etykiety 28 dni
        CP 03       -czy marzec ?
        JP Z 31dni  -jeśli tak, to skocz do etykiety 31 dni
        CP 04       -czy kwiecień ?
        JP Z 30dni  -jeśli tak, to skocz do etykiety 30 dni
        CP 05       -czy maj ?
        JP Z 31dni  -jeśli tak, to skocz do etykiety 31 dni
        CP 06       -czy czerwiec ?
        JP Z 30dni  -jeśli tak, to skocz do etykiety 30 dni
        CP 07       -czy lipiec ?
        JP Z 31dni  -jeśli tak, to skocz do etykiety 31 dni
        CP 09       -czy wrzesień ?
        JP Z 30dni  -jeśli tak to skocz do etykiety 30 dni
        CP 0A       -czy październik ?
        JP Z 31dni  -jeśli tak, to skocz do etykiety 31 dni
        CP 0B       -czy listopad ?
        JP Z 30dni  -jeśli tak, to skocz do etykiety 30 dni
        CP 0C       -czy grudzień ?
        JP Z 31dni!!! -jeśli tak, to skocz do etykiety 31 dni !!!

31 dni: DEC HL      -w rej. H i L licznik dni
        LD A, (HL)  -do akumulatora licznik dni
        CP 1F (czy 31 dzień?) -czy 31 dzień?
        JP Z DAL    -jeśli tak, to skocz do etykiety DAL
        INR (HL)    -jeśli nie, to zwiększ licznik dni o 1
        POP DE      -odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN        -powróć z przerwania NMI

DAL:    LD (HL), 01 -do licznika dni wpisz 01
        INR HL      -w rej H i L adres licznika miesięcy
        INR (HL)    -licznik miesięcy zwiększ o 1
        POP DE      -odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN        -powróć z przerwania NMI
28 dni: DEC HL      -w rej H i L licznik dni
        LD A, (HL)  -licznik dni do akumulatora
        CP 1C (czy 28 dzień)
        JP Z DAL1   -jeśli tak, to skocz do etykiety DAL 1
        POP DE      -odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN

DAL 1:  LD (HL), 01 -do licznika dni wpisz 01
        INR HL      -w rej. H i L adres licznika miesięcy
        INR (HL)    -licznik miesięcy zwiększ o 1
        POP DE      -odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN        -powróć z przerwania NMI

30 dni: DEC HL
        LD A, (HL)
        CP 1E (czy 30 dzień ?)
        JP Z DAL 2
        INR (HL)
        POP DE
        POP HL
        POP BC
        POP AF
        RETN

DAL 2:  LD (HL), 01
        INR HL
        INR (HL)
        POP DE
        POP HL
        POP BC
        POP AF
        RETN

31 dni!!!:DEC HL    -w rej. H i L licznik dni
        LD A, (HL)  -do akumulatora licznik dni
        CP 1F (czy 31 dzień ?) -czy 31 dzień?
        JP Z WYJDŹ  -jeśli tak, to skocz do etykiety WYJDŹ
        INR (HL)    -jeśli nie, to zwiększ licznik o 1
        POP DE      -odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN        -powróć z przerwania NMI

WYJDŹ:LD (HL), 01 -do licznika dni wpisz 01
        INR HL      -w rej. H i L adres licznika miesięcy
        LD (HL), 01 -do licznika miesięcy wpisz styczeń
        INR HL      -w rej. H i L adres licznika lat
        LNR (HL)    -licznik lat zwiększ o 1
        POP DE      -odczytaj ze stosu rejestry DE, HL, BC, AF
        POP HL
        POP BC
        POP AF
        RETN        -powróć z przerwania NMI
```

Zliczane impulsy 1 s tworzą zatem w pamięci pełen zakres sekund, minut, godzin, dni, miesięcy, lat. Dostęp do pamięci, w której przechowywany jest kalendarz i aktualna godzina możliwy jest w dowolny sposób w zależności od potrzeb użytkownika.

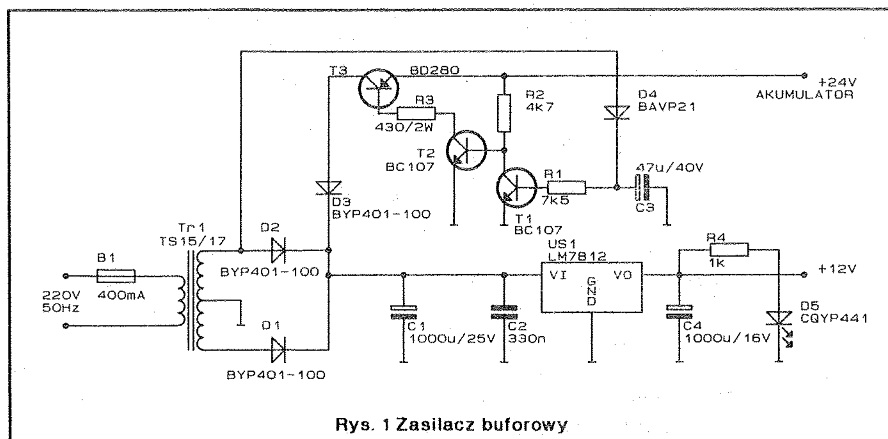
mgr inż. Dariusz Bieńkowski

Zasilacz buforowy

Rozwiązań zasilaczy buforowanych jest wiele, ale nie zaszkodzi zapoznać się z jeszcze jednym. Zasilacz przeznaczony jest do zasilania (napięciem stabilizowanym o wartości 12V) układu elektronicznego zamka szyfrowego. Prąd zasilania zamka w stanie czuwania wynosi ok. 40mA, w stanie aktywnym nie przekracza 400mA (przez kilka sekund). W chronionym obiekcie znajdują się baterie akumulatorów (napięcie wyjściowe 24V) o dużej pojemności służące do zasilania innych urządzeń. Dostępne napięcie 24V jest wykorzystane do buforowania zasilania układu alarmowego w przypadku zaniku napięcia sieci.

Schemat ideowy zasilacza przedstawiony jest na rys.1. Jak widać jest to typowa aplikacja monolitycznego stabilizatora napięcia typu LM 7812 (UL 7512), wzbogacona o układ klucza tranzystorowego załączającego na wejście stabilizatora napięcie z akumulatora, w przypadku zaniku sieci.

Gdy napięcie sieci jest obecne, kondensator C3 jest naładowany i tranzystor T1 jest utrzymywany w stanie nasyconym, powodując, że tranzystor T2 (a w konsekwencji i T3) pozostaje zatkany. Gdy napięcie sieci zniknie, wówczas kondensator C3 rozładuje się w obwodzie: R1, złącze emiterowe T1. Tranzystor T1 zostanie wyłączony powodując przejście T2 w stan nasycenia i w konsekwencji załączenie T3. Napięcie z akumulatora zostanie podane przez diodę D3 na wejście stabilizatora scalonego US1.



Rys. 1 Zasilacz buforowy

Przy charakterystyce obciążenia podanej powyżej, zarówno stabilizator scalony US1, jak i tranzystor T3 nie wymagają radiatora. Kondensator C2 zabezpiecza stabilizator przed wzbudzeniem i powinien być zamontowany jak najbliżej jego obudowy (np. przylutowany bezpośrednio do nóżek US1). Wszystkie rezystory są typu MŁT 0,25 W (za wyjątkiem R3 - 2W).

Leszek Madeja

Blokada samochodu

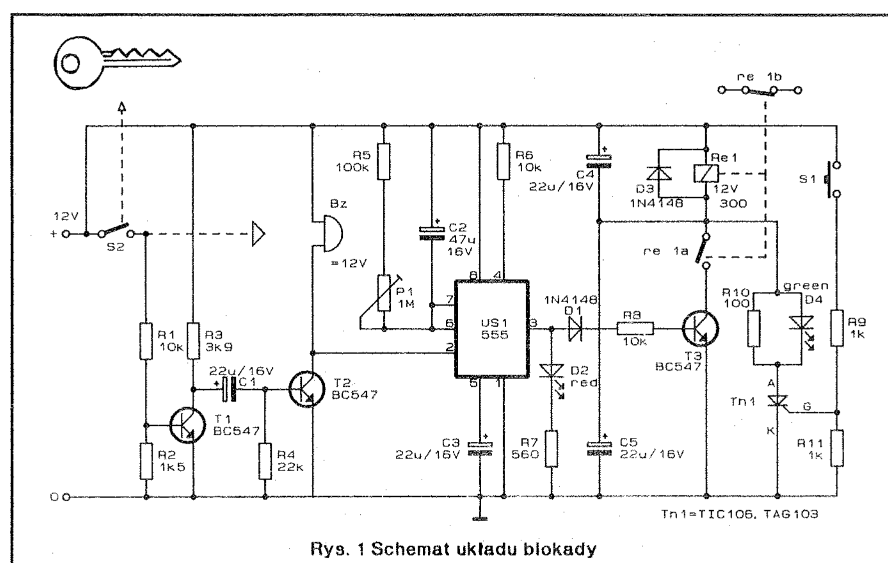
Nawet najlepszy alarm jest bezużyteczny jeśli opuszczając pojazd zapomnimy go włączyć. Proponowane rozwiązanie zaczyna chronić auto od momentu wyjęcia kluczyka ze stacyjki. Zalety układu są następujące:

1) taniość,

2) nietypowość konstrukcji.

Z punktu widzenia elektrycznego nie jest niczym innym jak tylko ukrytym włącznikiem wybranego zespołu samochodu (np. rozrusznika, układu zapłonowego). Celowo nie podano w opisie sposobu podłączenia go do instalacji. Informacja taka znana jedynie właścicielowi samochodu stanowić będzie dodatkowe utrudnienie przy forsowaniu blokady. Diody (D2 i D4) oraz brzęczyk (Bz) z jednej strony informują kierowcę o sprawności układu, a z drugiej strony odstraszają złodziei i wprowadzają ich w błąd co do skomplikowania "systemu alarmowego".

Bezpośrednio przed ponownym uruchomieniem samochodu należy nacisnąć przycisk S1. Spowoduje to włączenie Th1 i w rezultacie przekaźnika Re1. Zapalenie się zielonej diody LED zasygnalizuje wyłączenie blokady.



Rys. 1 Schemat układu blokady

Gdy tylko ze stacyjki zostanie wyjęty kluczyk, tranzystor T1 zostanie wyłączony, a T2 włączony i brzęczyk Bz zacznie buczeć. W tym samym czasie monostabilny układ US1 zostanie wyzwolony. Tranzystor T3 zacznie przewodzić, a czerwona dioda LED świecić. Th1 zostanie wyłączony, dioda D4 spolaryzowana zaporowo, zaś przekaźnik będzie

jeszcze wysterowany przez krótki czas (zależny od nastawienia P1). Gdy tylko czas ten minie (max. 1[min]), przekaźnik wróci do stanu spoczynkowego i chroniony obwód zostanie odłączony od instalacji elektrycznej pojazdu.

mgr inż. Witold Wrotek

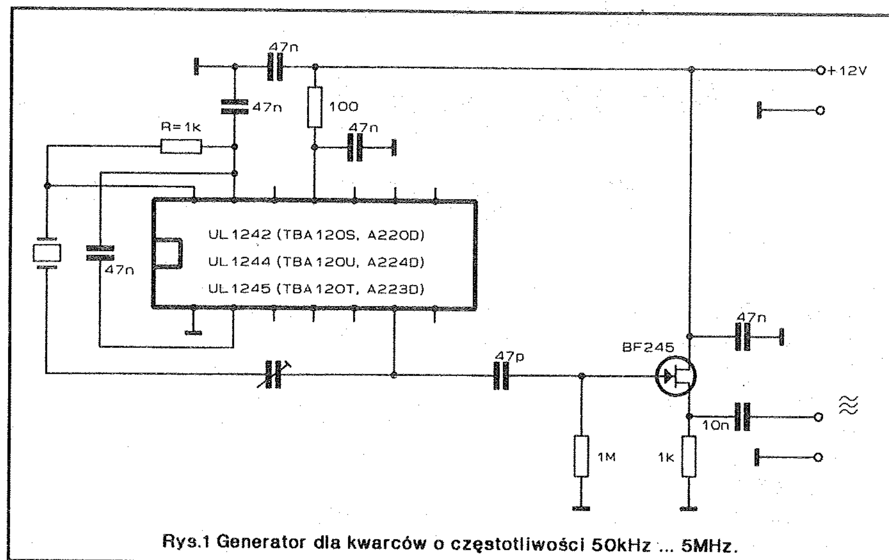
Opracowano na podstawie:
Elektor Electronics, July/August 1985

Generatory kwarcowe na układach scalonych UL1242, UL1244 i UL1245

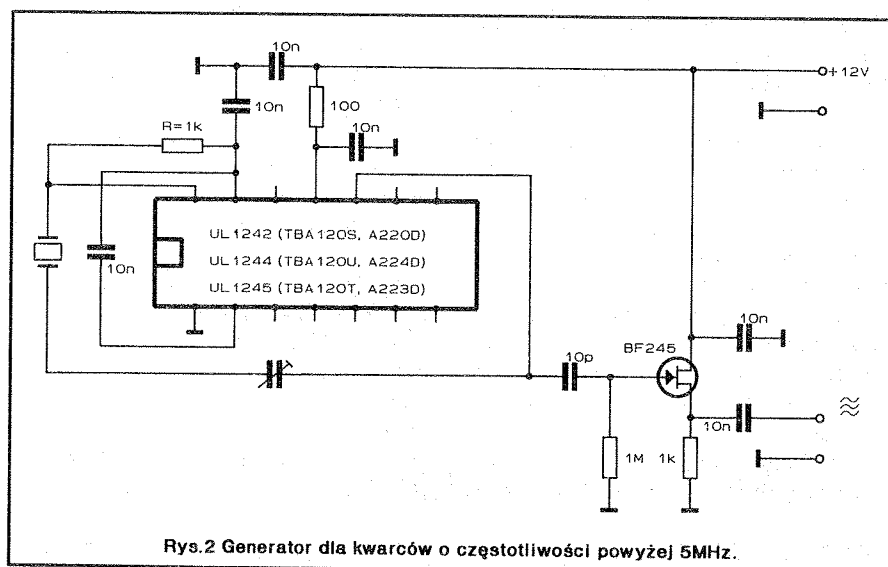
W generatorach w.cz. na układach scalonych UL1242, UL1244 i UL1245 (odpowiedniki TBA 120S, TBA120U i TBA120T) łatwo wzbudzają się nawet te kwarce, które nie chcą pracować w innych układach generatorów.

Na Rys.1 przedstawiono generator dla kwarców o częstotliwościach nominalnych z przedziału od 50kHz do 5MHz, natomiast na Rys.2 pokazano generator dla kwarców o częstotliwościach powyżej 5MHz. Napięcie wyjściowe sygnału w.cz. w obu generatorach nie jest duże i nie przekracza 100mV. Stosując układ scalony UL1245 można pominąć rezystor R = 1kΩ.

Andrzej Kusiak



Rys.1 Generator dla kwarców o częstotliwości 50kHz ... 5MHz.



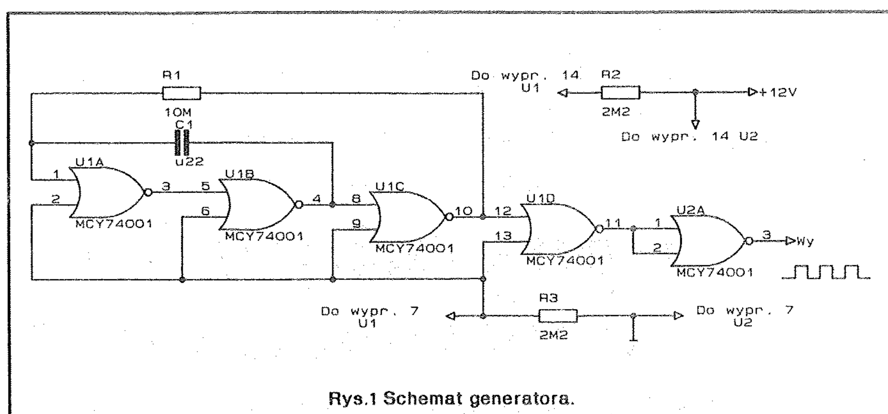
Rys.2 Generator dla kwarców o częstotliwości powyżej 5MHz.

Ekonomiczny generator impulsów

Na Rys.1 przedstawiony jest schemat prostego generatora. Przy pracy takiego generatora, zmontowanego na układach, w obwodzie zasilania powstają piki prądu osiągające 50μA i nawet więcej. Przyczyną tego jest to, że pierwszy element logiczny (patrz schemat) pracuje w analogowym reżimie. Piki te można ograniczyć przez podłączenie do przewodów zasilających rezystory o wartości 2M2.

Oczywiście, doprowadziło to do pogorszenia kształtu generowanych impulsów i spadku mocy wyjściowej. Dlatego też do układu został wprowadzony dodatkowy element US2.1, podłączony bezpośrednio do źródła zasilania, to jest bez ograniczających rezystorów. Prąd pobierany przez taki generator bez obciążenia wynosi 1µA, a częstotliwość impulsów około 1kHz.

mgr inż. Zbigniew Pędzik



Rys.1 Schemat generatora.

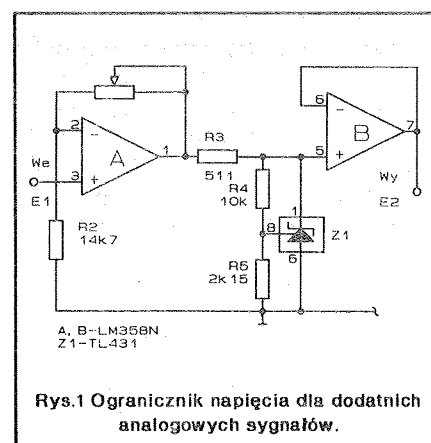
Opracowano na podstawie:
Radio 8/89

Stabilny temperaturowo ogranicznik napięcia

Precyzyjny równoległy stabilizator Zenera typu TL431 można wykorzystać w charakterze ogranicznika napięcia przy pracy z dodatnimi analogowymi sygnałami - Rys.1. W przedstawionym układzie poziom ograniczenia ustawiany jest w granicach od 2.5[V] do 13[V] za pomocą rezystorów R4 i R5. Rezystor R3 ogranicza do bezpiecznego poziomu wartość prądu przepływającego przez układ stabilizatora Z1. W celu skompensowania tłumienia sygnału przez rezystancje w układzie, wejściowy wzmacniacz (A) ma niewielkie wzmocnienie napięciowe. Wzmacniacz (B) pracuje jako wtórnik napięciowy i jest buforem wyjściowym. Wypadkowy współczynnik wzmocnienia jest zatem bliski jedności. Przy zastosowaniu układu w konkretnym schemacie wzmacniacz (B) może pracować jako odwracający lub nieodwracający i może mieć wzmocnienie napięciowe różne od jedności - według potrzeb.

Zasilanie wzmacniaczy (A) i (B) jest napięciem symetrycznym +15[V] i -15[V]. Stabilizator TL431 ma współczynnik temperaturowy (przeciętnie) na poziomie 50 x 10^{-6}/°C, co gwarantuje stabilność poziomu napięcia wyjściowego. Oprócz tego stabilizator TL431 ma bardzo strome zbocza swojej charakterystyki przełączania, co gwarantuje dużą szybkość reakcji układu.

Opisany układ, w którym wykorzystuje się dwa miniaturowe układy scalone w obudowach dwurzędowych DIP (ang. dual in line package), wygodnie jest wykorzystać jako pojedynczy element trójpunktowy (wejście, wyjście (na stałym poziomie), masa) w charakterze stabilnego temperaturowo ogranicznika jednobiegunowych sygnałów napięciowych. Układ ten można również wykorzystać w charakterze stopnia wzmacniacza z jednostkowym wzmocnieniem. Jednak współczynnik wzmocnienia tego układu może zostać zwiększony do żądanego poziomu. Należy tutaj mieć na uwadze, że współczynnik wzmocnienia wzmacniacza wejściowego (A) wynosi 1 + R1/R2, a typowe na-



Rys.1 Ogranicznik napięcia dla dodatnich analogowych sygnałów.

piecie na stabilizatorze Z1 wynosi (1+R4/R5) x 2.495[V].

mgr inż. Aleksander Rode

Opracowano na podstawie:
ED 21/89

Prosty sygnalizator akustyczny

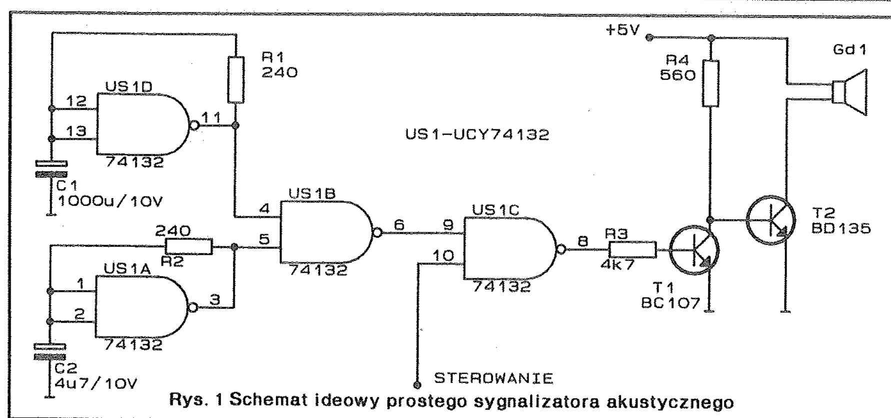
Schemat ideowy, sprawdzonego w praktyce, prostego sygnalizatora akustycznego przedstawiony jest na rys.1.

Układ zrealizowany jest na czterech bramkach NAND z wejściami Schmidta (jeden układ scalony TTL typu 74132). Bramka US1D tworzy generator przebiegu wolnozmiennego, bramka US1A - generator przebiegu szybkozmiennego. Na wyjściu bramki US1B otrzymujemy zanegowany iloczyn obu przebiegów, czyli w praktyce przerywany sygnał akustyczny. Częstotliwości obu generatorów są tak dobrane, aby uzyskać przenikliwy i niepokojący dźwięk. Bramka US1C zapewnia sterowanie sygnalizatorem za pomocą sygnału o poziomie TTL. Gdy na pin 10 bramki US1C podany jest poziom niski - sygnalizator jest wyłączony, gdy poziom wysoki - włączony.

Tranzystor T2 nie wymaga radiatora.

Wszystkie rezystory typu MŁT 0,25W. Głośnik Gd1 - dynamiczny, o mocy znamionowej 1,5 W i rezystancji cewki 15Ω.

Leszek Madeja



Rys. 1 Schemat ideowy prostego sygnalizatora akustycznego

Przełączniki cyfrowe QST

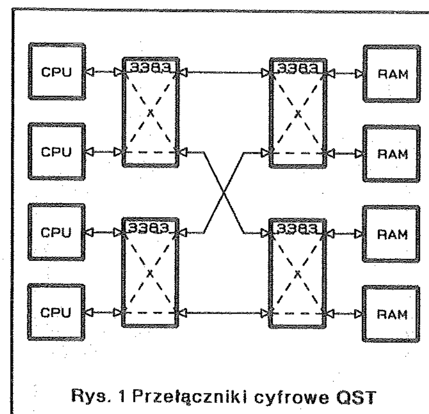
Firma Quality Semiconductor Inc. opracowała rodzinę przełączników cyfrowych QST. Stanowią one alternatywę dla buforów trójstanowych w układach o architekturze wieloszynowej. Pozwalają łączyć i rozłączać sygnały pod kontrolą programu. Podstawowym elementem rodziny jest szybki cyfrowy przełącznik CMOS. Rezystancja włączenia wynosi 5Ω, a pojemność 18pF. W stanie otwarcia prąd upływu jest mniejszy niż 1μA. Dany bank przełączników aktywuje się sygnałem logicznym na wspólnej linii sterującej. Czas włączenia przełącznika wynosi poniżej 6.5ns, a wyłączenia poniżej 5ns. Przełączniki zapewniają bezpośrednie połączenie z szyną umożliwiając dwukierunkową transmisję danych. Każda linia wejściowa posiada diodę poziomującą. Ponieważ układ używa tylko kluczy CMOS (nie ma bramek logicznych) to wnoszone przez niego opóźnienie sygnału wynika jedynie ze stałej czasowej RC, gdzie R jest rezystancją włączenia, a C pojemnością wejściową, wynoszącej około 250ps. Układy te nie są w stanie same wysterować linii, ale z powodu niskiej rezystancji włączenia umożliwiają zasilenie jej prądem ponad 64mA płynącym z drivera. Pobierają 50mW mocy i pracują przy napięciu 5V.

W skład rodziny kluczy cyfrowych QST wchodzą układy dwojakiego rodzaju: przełączniki szyn (bus switch) oraz wymienniki szyn (bus exchanger).

Układ 74QST3384 jest zwykłym przełącznikiem szyny. Daje do dyspozycji dwa niezależnie sterowane banki pięciu kluczy; jest używany do łączenia sygnałów w układach wymagających buforów trójstanowych.

Układ 74QST3383 (bus exchanger) dostarcza cztery 5-bitowe porty: A, B, C i D. Dwa sygnały sterujące określają połączenia między portami. Można łączyć port A z C i port B z D, port A z D, a port B z C lub je rozłączyć. Konfiguracja ta pozwala dokonywać przełączania bajtów pod kontrolą logiczną lub używać poczwórnego multipleksera 2:1.

Chociaż w większości zastosowań zależy nam na niskiej rezystancji włączenia przełącznika, to czasami bardzo szybkie sygnały wymagają wstawienia szeregowego opornika w celu redukcji odbić. Wersje 3583 i 3584 zawierają taki dodatkowy opornik o wartości 25Ω włączony szeregowo z każdym przełącznikiem.



Rys. 1 Przełączniki cyfrowe QST

mgr inż. Robert Krzysztofek

Opracowano na podstawie:
EDN 15/91

Transmisja szeregowa danych przy wykorzystaniu konwertera RS 232/485

Użytkownicy, wykorzystujący do szeregowej transmisji danych cyfrowych w paśmie podstawowym (bez modulacji cyfrowej ASK, PSK, FSK, itp.) pomiędzy dwoma współpracującymi urządzeniami (np. komputer centralny - terminal, sterownik mikroprocesorowy) standard RS 232 napotykają na liczne problemy. Okazuje się bowiem, że przy niewielkich prędkościach transmisji kilkunastometrowym łączem szeregowym pojawiają się liczne błędy transmisji, dyskwalifikujące przydatność łącza. Tak więc systemy wykorzystujące



Rys. 1 Schemat ideowy sterownika mikroprocesorowego

standard RS 232 i pracujące w warunkach dużego poziomu zakłóceń przy łączu kilkusetmetrowym muszą być zmodyfikowane.

W standardzie RS 232 ustalone poziomy napięć +12V dla stanu logicznego 0 i -12V dla stanu 1, nie zabezpieczają w pełni odporności przed przekłamaniami spowodowanymi zakłóceniami zewnętrznymi, zwłaszcza przy prędkościach transmisji powyżej 9600 bodów i długości kanału transmisyjnego rzędu kilku metrów. Standard RS 232 umożliwia komunikację urządzeń zewnętrznych w trybie AUTO ENABLE (4 linie sygnałowe + masa), lub przy wykorzystaniu 2 linii: R x D, T x D + masy.

Modyfikacja interfac'u szeregowego RS 232 polega na zastąpieniu transmisji potencjałów +12V, -12V pętlą prądową zasilaną niskim napięciem (do 2V). Umożliwi ona dużo większą odporność przed przekłamaniami, większą efektywność wykorzystania łącza szeregowego (kanał transmisyjny do około 1 km, przepływność binarna około 600 kbodów).

Ponadto przy ustaleniu odpowiedniego protokołu komunikacyjnego, do komunikacji wystarczy skrętka przewodów. Omawianą modyfikacją jest standard RS 485. Charakteryzuje się on bardzo wysoką czułością wejściową odbiornika będącego komparatorem i dyskryminatorem, umożliwiającego rozróżnianie sygnałów wejściowych o amplitudzie kilkunastu mV. Poprawia to znacznie stopę błędów i zmniejsza prawdopodobieństwo wystąpienia przekłamania.

Wykorzystanie dodatkowo kodów nadmiarowych przesyłanej informacji cyfrowej sprawia, że standard ten dobrze spełnia swoją rolę w średnich systemach komunikacyjnych.

Konwerter standardu RS 232/485 zostanie przedstawiony na prostym przykładzie współpracy z interfac'em szeregowym 280 SIO, przy czym należy zauważyć, że może on współpracować z dowolnym układem szeregowej transmisji danych.

Na Rys. 1 przedstawiono schemat sterownika mikroprocesorowego umożliwiającego komunikację z innym sterownikiem lub komputerem, łączem szeregowym w standardzie RS 485. Zakładamy przy tym, że sterownik będzie oczekiwał na rozkaz przesłania dowolnej informacji, realizując program obsługi przerwania INT. Urządzenie zewnętrzne wyśle skrętką przewodów rozkaz do sterownika, po czym oczekiwać będzie na dane ze sterownika, które przesłane zostaną tą samą skrętką przewodów w kierunku do urządzenia zewnętrznego.

Sterownik mikroprocesorowy przedstawiony na Rys.1 składa się z:
* jednostki centralnej Z80 CPU
* układu RESET
* pamięci stałej EPROM 2716 i statycznej RAM 6116
* timera 8253
* interface'u Z80 SIO wraz z konwerterem RS 485(75176)
* dekodera adresów urządzeń wewy
* generatora kwarcowego 4MHz
* dekodera adresów pamięci.

Transmisja szeregowa danych odbywać się będzie za pośrednictwem kanału A układu Z80 SIO. Częstotliwość transmisji odbiornika i nadajnika kanału A ustali timer 8253 i wynosić będzie 19200Hz. Parametry transmisji podane będą przy omówieniu programu assemblera Z80 .

Mapa pamięci sterownika mikroprocesorowego z Rys.1

Adres
0000 Hex - 07FF Hex - pamięć EPROM 2716
0800 Hex - 0FFF Hex - pamięć RAM 6116

Przestrzeń adresowa I/O (urządzeń we-wy)
80 Hex - rejestr danych kanału A Z80 SIO
81 Hex - rejestr danych kanału B Z80 SIO
82 Hex - rejestr kontrolny kanału A układu Z80 SIO
83 Hex - rejestr kontrolny kanału B Z80 SIO

84 Hex - adres licznika L0 timera 8253
85 Hex - adres licznika L1 timera 8253
86 Hex - adres licznika L2 timera 8253
87 Hex - rejestr kontrolny timera 8253

Inicjalizacja systemu:

```
HEX
0000  DI              -zablokowanie
                       przerwań INT
      LD SP, 0FFF     -ustalamy adres
                       wskaźnika stosu
      LD A, 18H       -wpisz do akumu-
                       latora liczbę 18
                       Hex
      OUT (83),A      -zerowanie kana-
                       łu B układu Z80
                       SIO
      OUT (81),A      -zerowanie kana-
                       łu A układu Z80
                       SIO
      LD A, 02        -ustalenie star-
                       szego bajtu adre-
                       sów obsługi
                       przerwania INT
      LD I, A
```

Częstotliwość transmisji 19200 Hz otrzymamy z wyjścia licznika L0 timera 8253 pracującego jako programowany dzielnik częstotliwości; po podzieleniu tego sygnału przez liczbę 16 w dzielniku rejestru WR4 Z80 SIO.

```
LD A, 3C      -wpisz do akumu-
               latora słowo ste-
               rujące 3C
OUT (87),A    -wyślij słowo
               sterujące do re-
               jestru sterujące-
               go
LD A, 0D      -wpisz do akumu-
               latora młodszy
               bajt 16-bitowego
               dzielnika czę-
               stotliwości liczni-
               ka L0
OUT (84),A    -wpisz do 16-bi-
               towego licznika
               L0 młodszy bajt
               0D Hex
LD A, 00      -wpisz do akumu-
               latora starszy
               bajt 16-bitowego
               licznika L0
OUT (84),A    -wpisz do 16-bi-
               towego licznika
               L0 starszy bajt 0
               0 Hex
```

Na wyjściu licznika L0 timera 8253 OUT 0 pojawi się przebieg o częstotliwości:

4MHz/13 = 3.0769×10^5.

Częstotliwość 19200Hz uzyskamy dzieląc tę częstotliwość przez liczbę 16 programując rejestr WR 4 układu Z80 SIO.

Programowanie układu Z80 SIO i ustalenie parametrów transmisji:

```
LD A, 04
OUT (82), A   -wybierz rejestr
               WR4 układu Z
               80 SIO
LD A, 47      -wpisz do akumu-
               latora słowo ste-
               rujące rejestru
               WR4, a więc:
              *ustaw dzielnik
               częstotliwości
               na 16
              *transmisja z 1 bi-
               tem stopu
```

```
                 *transmisja z bi-
                  tem parzystości
                  określający pa-
                  rzystość
OUT (82), A -wpisz słowo
                  sterujące do re-
                  jestru WR4
LD A, 01
OUT (82), A -wybierz rejestr
                  WR1 układu Z 80
                  SIO
LD A, 18   -wpisz do akumu-
                  latora słowo ste-
                  rujące rejestru
                  WR1, a więc:
                 *zablokowanie
                  przerwań pocho-
                  dzących od syg-
                  nałów zewnę-
                  trznych
                 *zablokowanie
                  przerwań nadaj-
                  nika
                 *generacja przer-
                  wań po odebra-
                  niu każdego zna-
                  ku ze stałym
                  wektorem przer-
                  wań
OUT (82), A -wpisz słowo
                  sterujące do re-
                  jestru WR1
LD A, 02
OUT (82), A -wybierz rejestr
                  WR2 układu Z80
                  SIO
LD A, 00
OUT (82), A -ustalenie młod-
                  szego bajtu adre-
                  su obsługi przer-
                  wania INT w try-
                  bie IM2
LD A, 03
OUT (82), A -wybierz rejestr
                  WR3 układu Z80
                  SIO
LD A, C1   -wpisz do akumu-
                  latora słowo ste-
                  rujące rejestru
                  WR3, a więc:
                 *8 bitów w znaku
                  odbieranym
                 *odblokowanie
                  odbiornika
OUT (82), A -wpisz słowo
                  sterujące do re-
                  jestru WR3
LD A, 05
OUT (82), A -wybierz rejestr
                  WR5 układu Z80
                  SIO
LD A, 62   -wpisz do akumu-
                  latora słowo ste-
                  rujące rejestru
                  WR5, a więc:
                 *8 bitów w znaku
                  nadawczym
                 *zablokowanie na-
                  dajnika
                 *ustawienie syg-
                  nału RTS w stan
                  niski
OUT (82), A -wpisz słowo
                  sterujące do re-
                  jestru WR5.
```

Po zaprogramowaniu układów: timera 8253 i Z80 SIO procesor przechodzi do obsługi programu głównego (napisanego dla potrzeb konkretnego systemu). Inicjalizację kończy zatem rozkaz ustalenia drugiego trybu przerwań INT oraz rozkaz odblokowania przerwań INT:

```
IM2
EI
```

W związku z tym, że kanał transmisyjny będący skrętką przewodów, umożliwia dwukierunkową transmisję danych (do sterownika i ze sterownika) pętlą prądową standardu RS 485, musimy kierunek transmisji przełączać którymkolwiek z sygnałów. W opisywanym systemie jest to sygnał RTS A ustawiany w rejestrze WR5 układu Z80 SIO.

Jeżeli poziom tego sygnału jest w stanie logicznego "0", to pętla transmisji ustawiona jest na odbiór, jeśli zaś sygnał RTS A jest w stanie "1" logicznej, układ przełączony zostaje na nadawanie.

Bardzo ważną sprawą dla poprawnej, nieprzekłamanej transmisji i pracy sterownika jest umiejętne przełączanie buforów nadawania i odbioru układu 75176.

Sposób poprawnego sterowania tym układem przedstawimy w programie będącym obsługą przerwania INT, w którym to należy wysłać łączem szeregowym ciąg znaków jako odpowiedź na bajt rozkazu powodujący przejście procesora do programu obsługi przerwania.

Przed przyjęciem przerwania pętla transmisyjna ustawiona jest na odbiór (bit 2 rejestru WR5), odblokowany jest odbiornik oraz przerwania pochodzące od odbiornika kanału A układu Z80 SIO, nadajnik oraz przerwania pochodzące od nadajnika są zablokowane.

Po przyjęciu przerwania należy wykonać następujące sekwencje:

1. zablokować odbiornik

```
LD A, 03
OUT (82), A -wybierz rejestr
                  WR3
LD A, C0
OUT (80), A -zablokowanie
                  odbiornika
```

2. przełączyć RTS na logiczną "1" i uaktywnić nadajnik

```
LD A, 05
OUT (82), A -wybierz rejestr
                  WR5
LD A, 68
OUT (82), A -przełączenie
                  pętli na nadawa-
                  nie oraz uaktyw-
                  nienie nadajnika.
```

Po skończeniu nadawania tuż przed wyjściem z programu obsługi przerwania należy wykonać następujące sekwencje:

1. przełączyć RTS na logiczne "0" -pętla na odbiór

```
LD A, 05
OUT (82), A -wybierz rejestr
                  WR5
LD A, 62
OUT (82), A -przełączenie
                  pętli na odbiór
                  oraz zablokowa-
                  nie nadajnika
```

2. odblokować odbiornik

```
LD A, 03
OUT (82), A -wybierz rejestr
                  WR3
LD A, C1
OUT (82), A -odbiornik od-
                  blokowany
```

mgr inż. Dariusz Bieńkowski

Interfejs wysokich częstotliwości do układów logicznych HC/HCT

W układzie interfejsu 50Ω rf (radio frenquency - częstotliwości radiowych) do układów logicznych CMOS serii HC/HCT - Rys.1 - wzmacniacz musi utrzymywać stałą impedancję na wejściu niezależnie od zmian częstotliwości sygnału wejściowego. Układ taki musi również dostarczać pełnej skali zmian napięcia wyjściowego od 0[V] do +5[V]. Wzmacniacz w układzie składa się z dwóch tranzystorów, dwóch diod i kilku rezystorów. Obwód wzmacniacza pracuje dla częstotliwości ponad 30[MHz] z 10dBm (1Vpk - napięcie szczytowe) poziomem wejścia sygnału i dostarcza prostego sygnału mogącego wysterować układy logiczne HC/HCT.

W schemacie na Rys.1 tranzystor T1 pracuje w konfiguracji wspólnej bazy. Powoduje to ustawienie bardzo niskiej impedancji wejściowej i umożliwia pracę z sygnałami wejściowymi dużej częstotliwości. Rezystor R2 ustawia prąd emitera na poziomie 19[mA] co daje impedancję wejściową emiterową tranzystora T1 około 2[Ω]. Impedancję emiterową tranzystora T1 można obliczyć na podstawie relacji

$Z_{eT1} = kT/qI_{eT1}$,

gdzie:

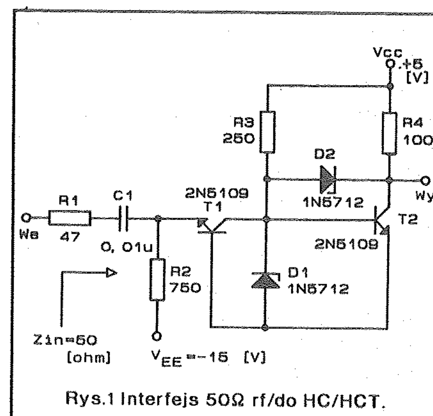
k - stała Boltzmanna, wynosi ona 1.38E-23[J/K]

T - temperatura w skali Kelvina

q - ładunek elektronu, wynosi on 1.602E-19[C]

I_{eT1} - prąd emitera tranzystora T1[A]

Praktycznie więc impedancja wejściowa określona jest przez rezystancję R1, ze względu na to, że impedancja emiterowa T1 jest rzędu 2[Ω]. Dioda Schottky'ego D1 ogranicza ujemne impulsy na kolektorze T1 do około 0.6[V] (napięcie przewodzenia diody), co utrzymuje złącze baza-kolektor tranzystora T1 w stanie przewodzenia. Dioda Schottk'ego D2 spełnia analogiczną funkcję dla złącza baza-kolektor w tranzystorze T2. Tranzystor T2 pracuje w konfiguracji wzmacniacza ze wspólnym emiterem. Ani ujemny ani dodatni impuls sygnału wejściowego nie spowoduje nasycenia się tranzystora wyjściowego. Powoduje to, że czas reakcji układu jest minimalny i układ zdolny jest do pracy na wysokich częstotliwościach i może współpracować z układami HC/HCT na dużych częstotliwościach.



Rys.1 Interfejs 50Ω rf/do HC/HCT.

mgr inż. Aleksander Rode

Opracowano na podstawie:
ED 18/89

Filtr zaporowy na pasmo 50 Hz

Układ scalony TLC2201 (Motorola) jest wzmacniaczem operacyjnym wykonanym w technologii LinCMOS. Charakteryzuje się on niskimi szumami i bardzo dobrą charakterystyką stałoprądową.

Wejścia JFET wprowadzają przesunięcia o zaledwie 100[mV], a współczynnik temperaturowy wynosi 0.5[mV/K]. Do niedawna tak wyśmienite parametry były możliwe tylko w przypadku wzmacniaczy o wejściach bipolarnych.

Połączenie: niskiej wartości szumów i dobrej charakterystyki statycznej predystynuje wzmacniacz TLC2201 do wykorzystania w blokach, gdzie zachodzi konieczność dopasowania źródła sygnału o dużej impedancji do innych układów.

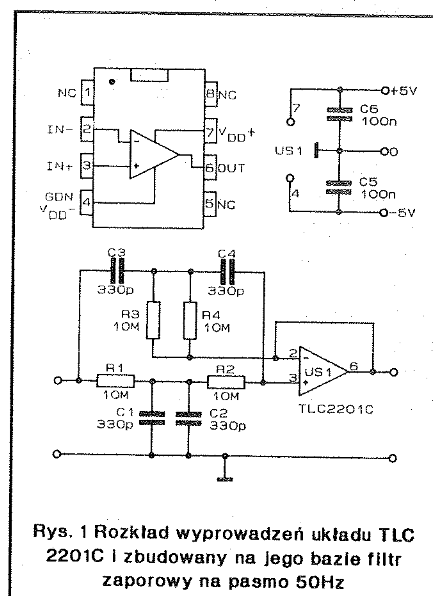
Przykładowym zastosowaniem może być filtr zaporowy na pasmo 50[Hz], którego tłumienie wynosi 40[dB]. Ze względu na wysoką impedancję wejściową, filtr wymaga zastosowania małych pojemności i dużych rezystancji.

Dzięki dobrej charakterystyce stałoprądowej układ może być wykorzystany jako bufor dla przebiegów wolnozmiennych.

Układ TLC2201 wymaga zasilania +5[V] i -5[V], z którego będzie pobierał prąd o wartości około 1.5 [mA].

mgr inż. Witold Wrotek

Opracowano na podstawie:
Elektor Electronics, July/August 1991.



Rys. 1 Rozkład wyprowadzeń układu TLC 2201C i zbudowany na jego bazie filtr zaporowy na pasmo 50Hz

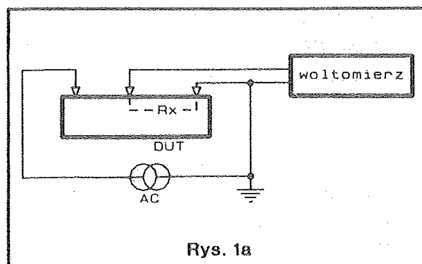
Pomiar rezystancji nadprzewodników wysokotemperaturowych

Przy prowadzeniu pomiarów rezystancji miliomowych, nawet standardowy czterokońcówkowy układ rezystancyjny jest podatny na błędy wynikające z efektu termoogniwa na zaciskach pomiarowych.

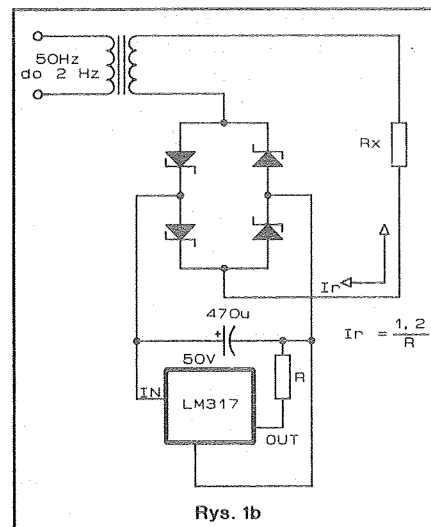
Trójkońcówkowy układ przedstawiony na Rys. 1a może dokładnie mierzyć skrajnie niskie rezystancje nadprzewodników wysokotemperaturowych, ponieważ używa źródła zmiennoprądowego i wąskopasmowego (20Hz) selektywnego woltomierza.

Źródło prądu zasila nieznane obciążenie prądem zmiennym o stałej wartości. Woltomierz selektywny mierzy rezystancję obciążenia bez posożytniczego efektu termoogniwa, gdyż przejawia się on jako napięcie stałe.

Rys.1b pokazuje przykład źródła zmiennoprądowego. Transformator zasila mostek diodowy. Diody Schottkiego tworzące mostek powinny mieć niskie napięcie włączenia. Prąd obciążenia wynosi I = 1.2/R. Regulator LM317 działa poprzez mostek jako prądowy czujnik rezystancyjny, utrzymując stałą wartość prądu płynącego przez obciążenie.



Rys. 1a



Rys. 1b

mgr inż. Robert Krzysztofek

Opracowano na podstawie:
EDN 17/91

Wykorzystanie rejestrów przesuwających UCY 74164 do budowy prostych sterowników efektów świetlnych

Monolityczny układ scalony UCY 74164 jest ośmiobitowym rejestrem przesuwającym, z wejściem szeregowym i 8 wyjściami równoległymi.

Rejestr wyposażony jest w dwa bramkowane wejścia szeregowe A, B, przy czym uaktywnienie jednego z wejść wymaga istnienia stanu wysokiego (logicznej jedynki), na drugim wejściu. Informacja przepisywana jest z wejścia na wyjście narastającym zboczem sygnału doprowadzonego do wejścia CLK (pin 8). Jeden takt sygnału zegarowego powoduje przepisanie stanu wejścia (np. B) na wyjście QA, wyjścia QA na wyjście QB, itd. Występuje tu więc szeregowe przekazywanie stanu logicznego poczynając od wejścia B na wyjście QA->QB->...->QH. Układ posiada wejście zerujące R (stan aktywny niski) ustalające stan niski na wyjściach QA..QH.

Efekt przesuwania szeregowego informacji wejściowej na wyjście synchronicznie z dołączonym generatorem zegarowym, umożliwia budowę prostych sterowników świetlnych złożonych z minimalnej ilości elementów.

Rys.1 i 2 przedstawiają sposób wykorzystania układu UCY 74164 do budowy takich sterowników. Rys.1 przedstawia układ realizujący cykliczne wyświetlanie napisu "NOWY ELEKTRONIK" kolejnymi literami.

Po wyświetleniu pełnego napisu układ wyświetla go przez 2 sek., po czym wygasza go i zaczyna wyświetlanie na nowo.

Układ z Rys.1 składa sie z dwóch zasadniczych członów:

1. sterownika
2. matrycy wyświetlacza.

W skład sterownika wchodzą:

- generator zegarowy 1 sek. zbudowany na układzie UCY 74121 U4,
- dwa rejestry przesuwające UCY 74164 U1,U2,
- układ sterujący 16-oma literami wyświetlacza, zrealizowany na 16 tranzystorach typu BC 107 lub podobnych typu npn.

Matryca wyświetlacza zbudowana jest z diod świecących typu LED przedstawiających poszczególne litery napisu "NOWY ELEKTRONIK".

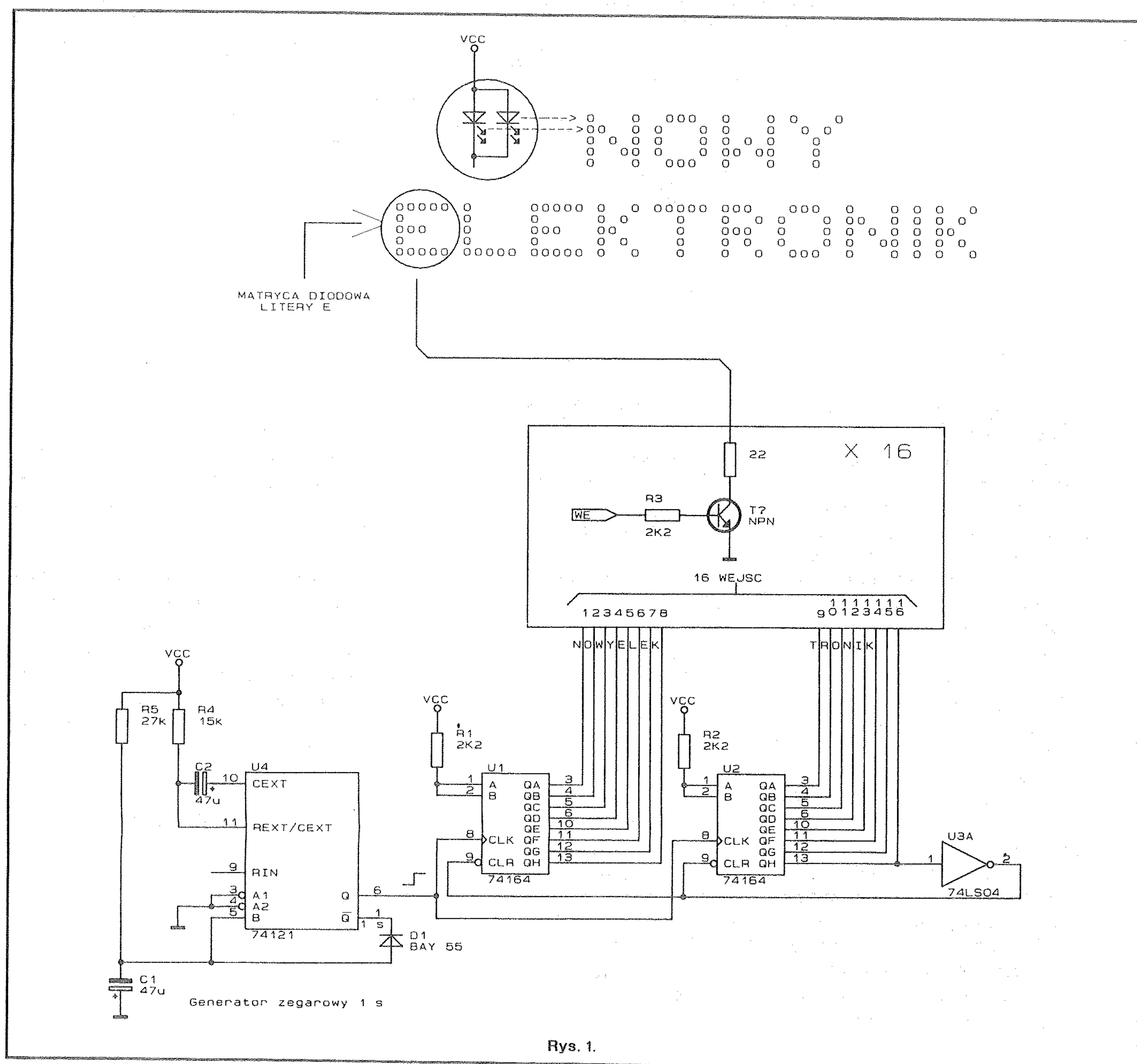
Wszystkie diody tworzące każdą z liter napisu, podłączone są do jednego z kolektorów tranzystorów sterujących przez rezystor. W czasie załączenia któregoś z tranzystorów wszystkie diody LED tworzące literę zostaną zapalone. Matrycę diodową można wykonać wg własnych upodobań stosując dowolne wielkości liter oraz ich kształty. W zależności od potrzeb użytkownik tworzy własną matrycę, której poszczególne litery sterowane będą układem tranzystorów npn.

Zasada działania układu z Rys.1

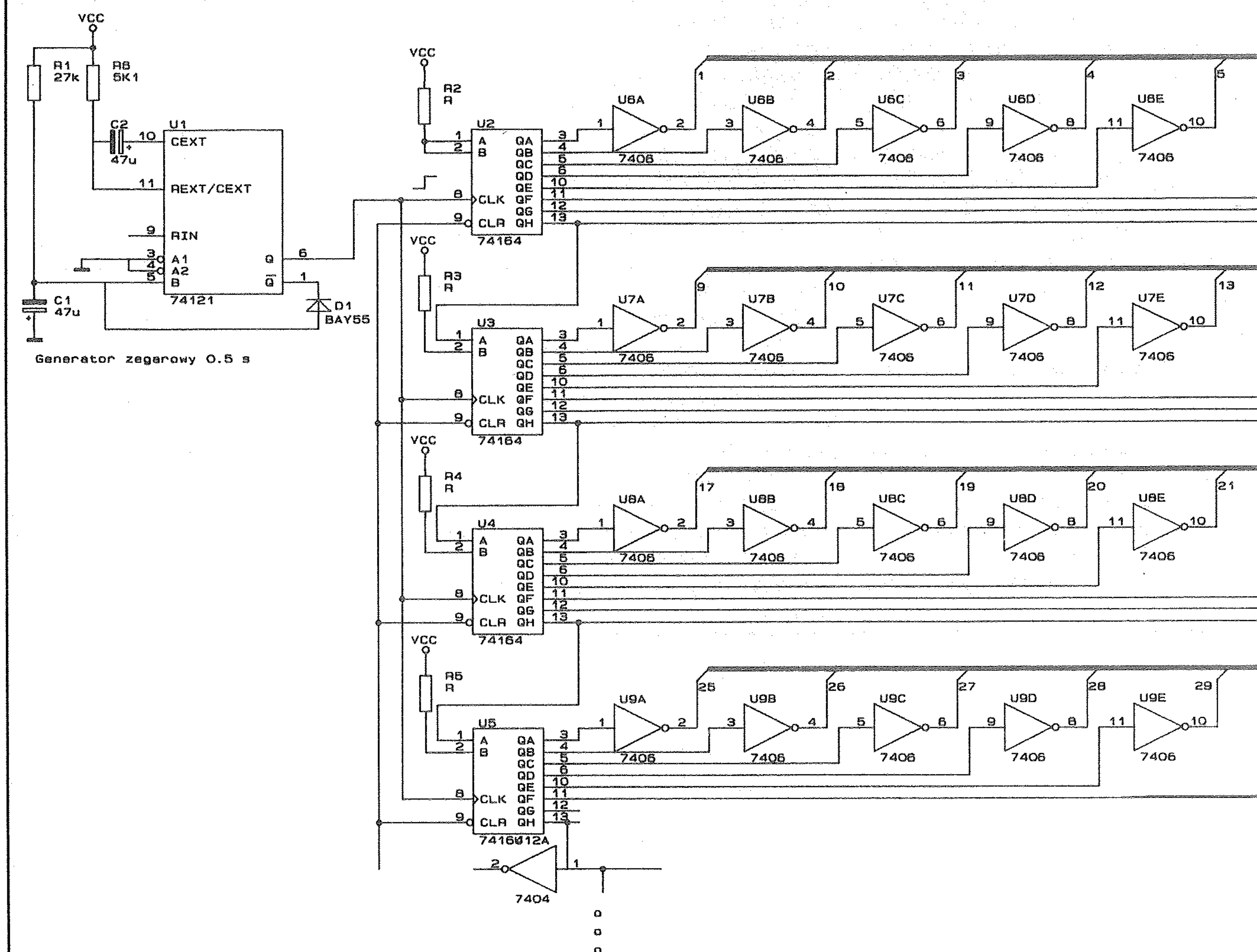
Dwoma rejestrami przesuwającymi UCY 74164 steruje generator impulsów prostokątnych, zbudowany z przerzutnika monostabilnego UCY 74121 U4. Częstotliwość zegara równą 1Hz ustalają elementy zewnętrzne R4,R5,C1,C2. Wypełnienie generowanego przebiegu jest symetryczne. Każde narastające zbocze przebiegu generowanego przez zegar (U4) i doprowadzone do wejść CLK układów UCY 74164 U1,U2 powoduje cykliczne przesuwanie logicznej "1" na wyjścia tych układów. W momencie startu na wszystkich wyjściach układów U1, U2 ustalony jest stan logicznego "0". Wyjścia te dołączone do układu kluczy tranzystorowych powodują zatkanie tranzystorów, a w konsekwencji wygaszenie wszystkich liter matrycy wyświetlacza. Pierwsze narastające zbocze sygnału zegarowego powoduje przepisanie jedynki logicznej z wejścia AB układu U1 na wyjście QA U1.

Spowoduje to nasycenie tranzystora dołączonego do tego wyjścia i w konsekwencji wyświetlenie pierwszej litery, którą jest litera N. Pozostałe litery napisu są wygaszone. Następne narastające zbocze sygnału zegarowego powoduje przepisanie logicznej jedynki z wyjścia QA układu U1 na wyjście QB U1, oraz ponowne przepisanie logicznej jedynki z wejścia AB na wyjście QA układu U1. Spowoduje to rozświetlenie następnej litery matrycy, literę O. Palą się więc dwie litery NO. Rozświetlanie pozostałych liter napisu: W, Y, E, L, E, K, T, R, O, N, I, K odbywa się w identyczny sposób w kolejnych 12 taktach zegara tak długo, aż nie nastąpi wyświetlenie pełnego napisu matrycy diodowej: "NOWY ELEKTRONIK".

Od chwili rozświetlenia pełnego napisu układ będzie wyświetlał go przez 2 sek. po czym kolejne narastające zbocze zegara spowoduje wyzerowanie rejestrów UCY 74164, a więc wygaszenie napisu. Od tego momentu nastąpi ponowne wyświetlanie kolejnych liter wraz z kolejny-



Rys. 1.



Rys. 2a.

mi narastającymi zboczami impulsów zegarowych.

Użytkownik może dowolnie zmieniać częstotliwość zegara, a tym samym częstotliwość wyświetlania kolejnych liter napisu. Można to zrobić zmieniając wartości elementów zewnętrznych układu U4, bądź przez dołączenie innego dowolnego generatora przebiegu prostokątnego o poziomie sygnału TTL. Zastosowanie większej ilości układów UCY 74164 przy budowie prostych sterowników umożliwia osiągnięcie ciekawszych efektów świetlnych. Jednym z nich może być układ przedstawiony na Rys.2, symulujący naturalne pisanie liter.

Układ realizuje funkcję pióra elektronicznego. Na dowolnej matrycy wyświetlacza sterownik pisze poszczególne litery tak jak pisałby je człowiek. Układ zapala na matrycy literowej diody LED w takiej kolejności, aby rozświetlane, sprawiały wrażenie pisanych liter (w tym przypadku N E).

Układ z Rys.2 składa się ze:

1. Sterownika,
2. Diodowej matrycy literowej.

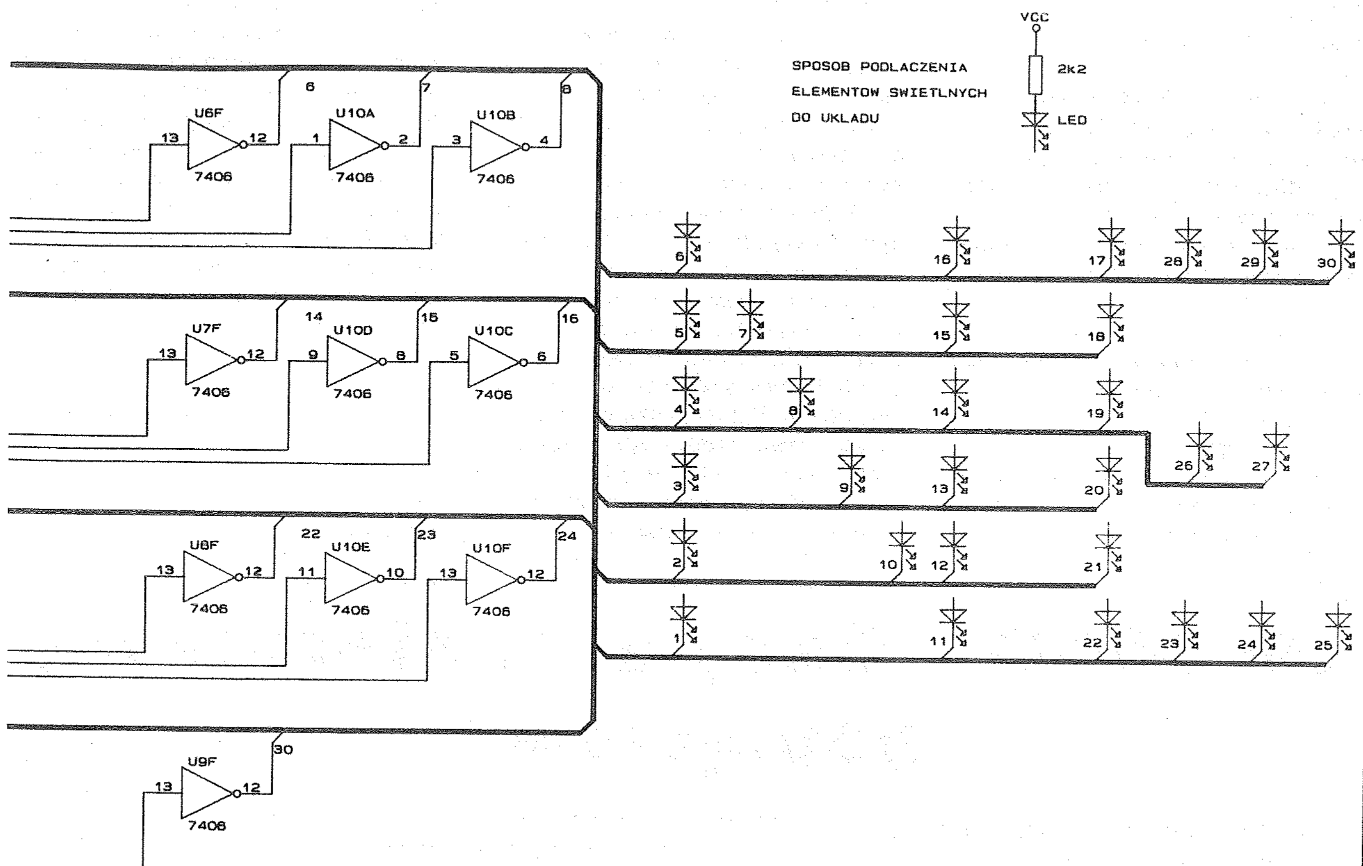
W skład sterownika wchodzi:

- generator impulsu zegarowego U1 (UCY 74121),
- układ 4 rejestrów UCY 74164 (U2,U3,U4,U5),
- układ 30 inwerterów UCY 7404 (OC)

Diodowa matryca literowa to układ diod LED ułożonych w kształt liter N,E, przy czym literę N utworzono z 16 LED, a literę E z 14 LED. Każda z narysowanych diod LED przedstawiająca literę to symboliczne zobrazowanie układu szeregowo połączonego rezystora R=2k2 oraz diody LED. Obie litery N,E zawierają 30 rezystorów 2k2 oraz 30 diod LED.

Do sterowania tymi diodami potrzeba 4 rejestrów UCY 74164 oraz 30 inwerterów UCY 7406 (OC), pełniących w układzie rolę kluczy. Układem 4 rejestrów przesuwających steruje generator zegarowy, którego częstotliwość ustalona została elementami zewnętrznymi R1,R6,C1,C2 na 0.5Hz. Co 0.5Hz następuje przepisywanie stanu wejść na wyjście rejestrów i w efekcie rozświetlanie kolejnych LED. Kolejność rozświetlania diod została ponumerowana liczbami od 1 do 30. Po wyświetleniu diody nr 30 sterownik przez 3 sek wyświetla litery N E po czym wygasza je i zaczyna pisanie od początku.

mgr inż. Dariusz Bieńkowski

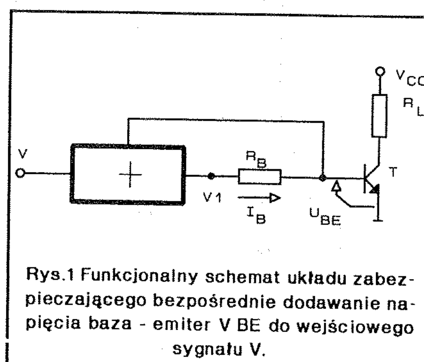


Rys. 2b.

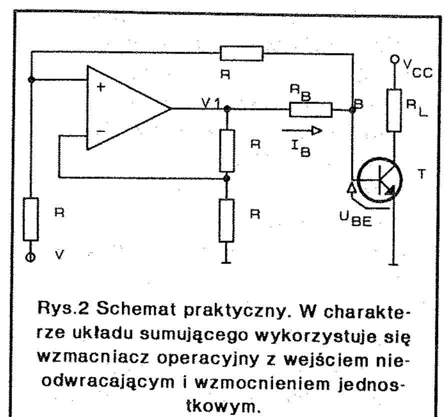
Układ do kompensacji napięcia U_{BE}

Opisywany jest układ, w którym napięcie baza- emiter U_{BE} dodawane jest do wejściowego sygnału bardzo niskiej częstotliwości lub do sygnału stałoprądowego, co zabezpiecza prostą proporcjonalność wejściowego napięcia sygnału i wyjściowego (bazowego) prądu. Podany schemat można wykorzystać w układach charakterografów dla tranzystorów.

Przy pracy z sygnałami stałoprądowymi, wzmacniacz różnicowy może zabezpieczyć dodawanie do sygnału wejściowego dowolnego napięcia stałego. Pozwala to rozwiązać problem spadku napięcia na złączu baza - emiter tranzystora, pojawiający się w układach charakterografów dla tranzystorów. Prostym sposobem kompensacji tego spadku napięcia złącza baza - emiter (około 0.6[V] dla tranzystorów krzemowych) wydawać by się mogło dodanie do sygnału wejściowego napięcia stałego o takim poziomie - czyli wstępna polaryzacja napięciowa wejścia na po-



Rys.1 Funkcjonalny schemat układu zabezpieczającego bezpośrednie dodawanie napięcia baza - emiter V BE do wejściowego sygnału V.



Rys.2 Schemat praktyczny. W charakterze układu sumującego wykorzystuje się wzmacniacz operacyjny z wejściem nieodwracającym i wzmocnieniem jednostkowym.

ziomie 0.6[V]. Jednak w tym wypadku sygnał wejściowy wchodzi do układu przez kondensator. Wobec tego takie rozwiązanie staje się niepraktyczne dla bardzo małych częstotliwości wejściowych i zwyczajnie niemożliwe dla sygnałów stałoprądowych.

Rozpatrzmy układ, w którym napięcie baza - emiter U_{BE} dodawane jest do sygnału wejściowego niskiej częstotliwości lub wręcz sygnału stałoprądowego Rys.1. Patrząc na Rys.1 można wyprowadzić następujące oczywiste zależności:

(1) $V1 = V + V_{BE}$

Jeśli założymy, że wartość prądu w pętli sprzężenia zwrotnego można zaniedbać to prawdziwe staje się wyrażenie:

(2) $V1 = R_B I_B + V_{BE}$

Po porównaniu prawych stron wyrażeń (1) i (2) (lewe strony są równe V1) otrzymujemy równanie:

(3) $V + V_{BE} = R_B I_B + V_{BE}$

Po odjęciu od obydwu stron składnika V_{BE} otrzymamy po przekształceniu zależność opisującą prąd I_B:

(4) $I_B = V/R_B$

W ten sposób problem określenia prądu I_B - pojawiający się w układach charakterografów dla tranzystorów - rozwiązuje się bardzo prosto bez zawracania uwagi na to, że rezystor R_B nie jest uziemiony.

W praktycznym układzie pokazanym na Rys.2 wykorzystano nieodwracające wejście wzmacniacza ze współczynnikiem wzmocnienia równym 1. Napięcie V1 równe jest tutaj sumie wejściowego napięcia V i napięcia baza - emiter U_{BE} tranzystora. Chociaż w tym wypadku wykorzystuje się pętlę dodatniego sprzężenia zwrotnego, układ pracuje w liniowej części swojej charakterystyki dla dodatnich napięć wejściowych V, ponieważ napięcie w punkcie B - Rys.2 stabilizuje się na stałym poziomie 0.6[V] np. przez przewodzącą diodę złącza baza - emiter tranzystora. Dla ujemnych sygnałów napięcia wejściowego V takie zjawisko (stabilizacji poziomu napięcia w punkcie B) nie zachodzi. Wobec tego wzmacniacz operacyjny (pracujący z dodatnią pętlą sprzężenia zwrotnego) wchodzi w stan nasycenia. Na koniec należy zauważyć, że w celu zabezpieczenia, aby prąd nie wpływał zwrotnie z układu do źródła (ponieważ V1 › V) konieczne jest stosowanie rezystancji wysokoomowych (rzędu 0.5MΩ).

mgr inż. Aleksander Rode

Opracowano na podstawie:
ED 21/89

LM 566C - Oscylator sterowany napięciowo

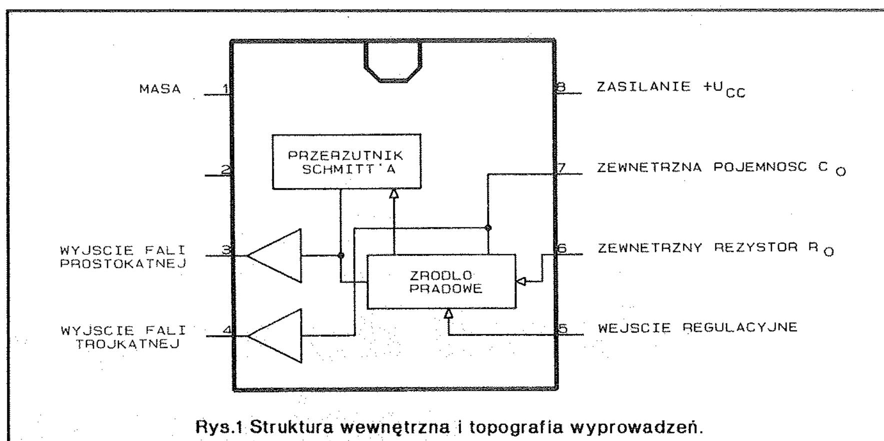
LM 566C jest uniwersalnym, sterowanym napięciowo oscylatorem, który może być źródłem fali prostokątnej i trójkątnej równocześnie. Znajduje zastosowanie w różnego typu modulatorach FM, generatorach sygnałowych, generatorach funkcji itp.

Częstotliwość pracy generatora jest funkcją napięcia sterującego [wypr.5] oraz wartości zewnętrznych elementów R_0C_0. Układ cechuje duża liniowość zależności pomiędzy generowaną częstotliwością, a napięciem sterującym. LM 566 pracuje w szerokim zakresie napięć zasilania od 10V do 24V (max.26V). Pracując w temperaturze otoczenia od 0°C do +70°C osiąga dużą stabilność temperaturową.

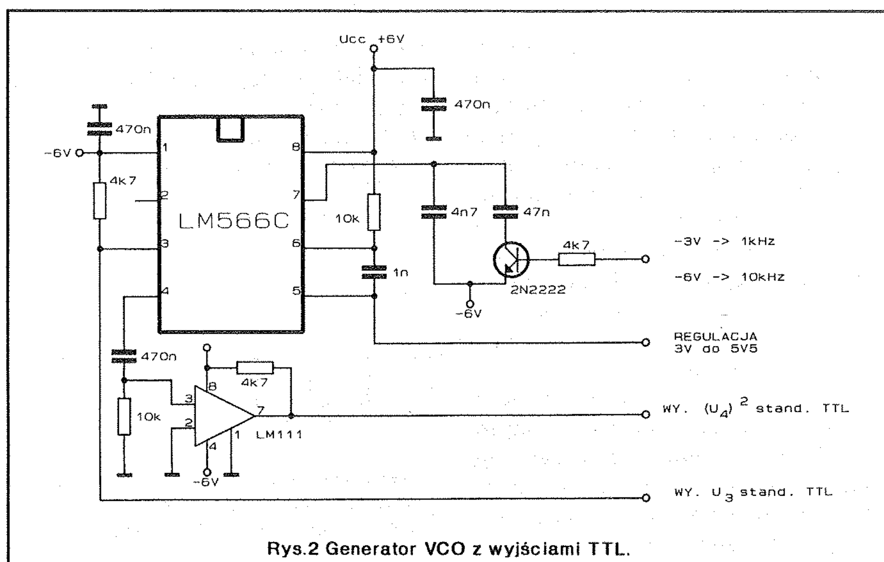
Odporność układu pod względem częstotliwościowym na zmiany napięcia zasilającego jest również zadowalająca. Przy wybranej wartości zewnętrznej pojemności Co można oddziaływać na częstotliwość pracy generatora w stosunku 10:1.

Rys.1 przedstawia strukturalną zawartość oraz topografię wyprowadzeń LM 566CN w obudowie dwurzędowej o ośmiu wyprowadzeniach i standardowym rastrze.

Na Rys.2 zaprezentowano aplikację prostego generatora współpracującego z układami w standardzie



Rys.1 Struktura wewnętrzna i topografia wyprowadzeń.



Rys.2 Generator VCO z wyjściami TTL.

Tabela 1

Charakterystyka elektryczna LM 566C. [U_{cc}=12V; T_o=25°C]

Parametr	Warunek	Min	Typ	Max	Jedn.
Maksymalna częstotliwość pracy	R_o=2kΩ, C_o=2.7nF	0.5	1		MHz
Częstotliwość wolnego biegu VCO	C_o=1.5nF, R_o=20kΩ f_o=10kHz	-30	0	+30	%
Zakres nap. wejściowego [wypr. 5]		3/4U_{cc}		U_{cc}	
Wrażliwość na zmiany U_{cc}	10-20V		0.1	2	%/V
Impedancja wejściowa [wypr. 5]		0.5	1		MΩ
Czułość VCO	Nap. wypr. 5 - 8÷10V f_o=10kHz	6.0	6.6	7.2	kHz/V
Zniekształcenia FM	Dewiacja ±10%		0.2	1.5	%
Max. zakres przemiatania	f_o do 10*f_o		1		MHz
Impedancje wyjściowe	Wypr. 3 Wypr. 4		50 50		Ω Ω
Amplitudy napięć wyjściowych [R_L=10kΩ]	Wypr. 3 Wypr. 4	5.0 2.0	5.4 2.4		V_{PP} V_{PP}
Wsp. wypełnienia fali prost.	Wypr. 3	40	50	60	%
Czas narastania/opadania	Wypr. 3		20/50		ns

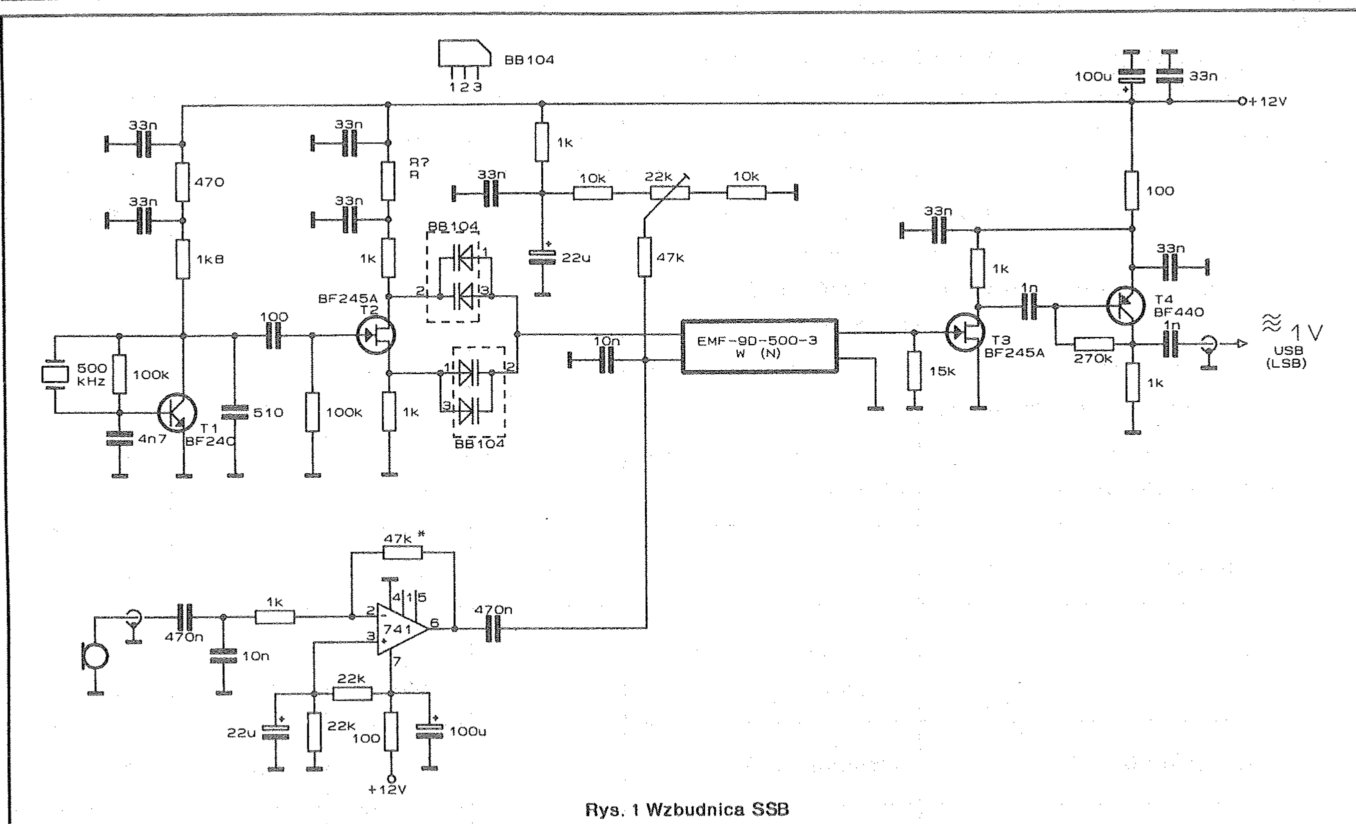
TTL. Tranzystor T_1 realizuje przełączanie zakresów, a poprzez wejście sterujące [5] realizujemy przestrajanie płynne w obrębie zakresu.

mgr inż. Sławomir Szczęśniewcz

Wzbudnica SSB z filtrem elektromechanicznym

Podstawowym zespołem nadajnika SSB jest układ formowania sygnału jednowstęgowego - wzbudnica SSB. W przedstawionej na Rys. 1 wzbudnicy jednowstęgowej, dzięki zastosowaniu filtru elektromechanicznego prod. b. ZSRR ЭМФ-9Д-500-3В lub ЭМФ-9Д-500-3Н (EMF-9D-500-3W lub EMF-9D-500-3N), nie ma żadnych strojonych indukcyjności i uruchomienie jej jest niezwykle proste - należy jedynie zrównoważyć modulator. Opisana wzbudnica doskonale nadaje się do zastosowania w nadajniku SSB pracującym w amatorskim paśmie 3,5 MHz. Niewielka częstotliwość wyjściowa wzbudnicy SSB (0,5 MHz) wymaga stosowania na wyższych pasmach amatorskich podwójnej przemiany częstotliwości - ze względu na niebezpieczeństwo wypromieniowywania przez nadajnik sygnału lustrzanego.

Sygnał z generatora fali nośnej (500 kHz) na tranzystorze T1 jest podawany na przesuwnik fazy o 180° na tranzystorze polowym T2. Modulator zrównoważony pracuje z dwiema (podwójnymi) diodami po-


Rys. 1 Wzbudnica SSB

jemnościowymi spolaryzowanymi w kierunku zaporowym. Napięcie stałe równoważące modulator oraz sygnał m.cz. ze wzmacniacza mikrofonowego są podawane na modulator poprzez wewnętrzne uzwojenie (pierwotne) filtru elektromechanicznego. Sygnał jednowstęgowy otrzymany na wyjściu filtru elektromechanicznego jest wzmacniany we wzmacniaczu na tranzystorach T3 i T4. Napięcie sygnału wyjściowego osiąga wartość 1V przy wytłumieniu fali nośnej ok. 50 dB i stłumieniu niepożądanej wstęgi bocznej większym niż 60 dB. Przy zastosowaniu filtru EMF-9D-500-3W otrzymamy na wyjściu wzbudnicy górną wstęgę boczną, a przy zastosowaniu filtru EMF-9D-500-3N dolną. Ponieważ przyjęło się pracować w amatorskim paśmie 3,5 MHz (a dokładniej w fonicznym odcinku tego pasma: 3,6 ... 3,8 MHz) z dolną wstęgą boczną, w pierwszym przypadku generator VFO nadajnika musi pracować na częstotliwościach 4,1 ... 4,3 MHz, a w drugim 3,1 ... 3,3 MHz.

Andrzej Kusiak

Ogłoszenia drobne